

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-148677

(43)公開日 平成6年(1994)5月27日

(51)Int.Cl.⁵G 0 2 F 1/136
1/13

識別記号

5 0 0
1 0 1

庁内整理番号

9018-2K
9315-2K

F I

技術表示箇所

審査請求 有 請求項の数2(全 9 頁)

(21)出願番号 特願平4-296909

(22)出願日 平成4年(1992)11月6日

(71)出願人 592230173

中川 直人
大阪府豊中市新千里北町2-24-4

(71)出願人 592230184

中川 多佳子
大阪府豊中市新千里北町2-24-4

(71)出願人 592230195

中川 雅
大阪府豊中市新千里北町2-24-4

(71)出願人 592230209

中川 舞
大阪府豊中市新千里北町2-24-4

(74)代理人 弁理士 西教 圭一郎 (外2名)

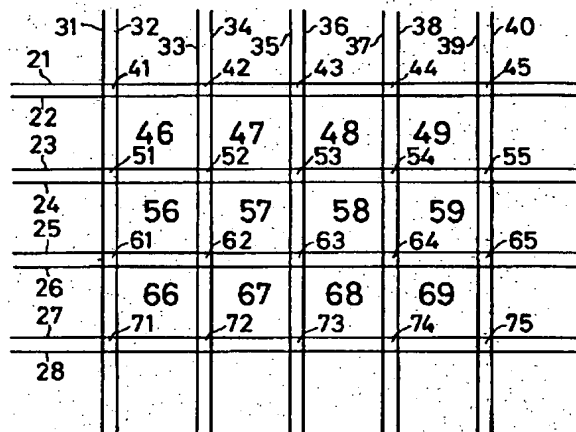
最終頁に続く

(54)【発明の名称】 マトリクス素子およびその製造方法

(57)【要約】

【目的】 マトリクス素子の製造歩留りを向上する。

【構成】 ゲートバス21~28およびデータ線31~40は、2本ずつ近接して配置される。近接して配置されるゲートバス2,3,24およびデータ線33,34の交点に、TFT52が形成される。TFT52は、4つの画素電極46,47,57,56のいずれにも接続可能である。各画素電極46,47,...には良品であると判定されたTFT41,42,...を接続する。画素電極57にTFT52を接続するときには、TFT52をゲートバス23または24のうちのいずれか、データ線33または34のいずれかと接続する。間隔をあけて隣接するゲートバスたとえば24および25、データ線たとえば34および35は、最終工程で電氣的に接続する。



【特許請求の範囲】

【請求項1】 マトリクス状に配設される被駆動セルを、マトリクス状に配設され、各被駆動セル毎に接続される能動素子によって選択的に駆動するマトリクス素子において、能動素子を被駆動セルの数を超える数だけ形成し、各被駆動セルには、近傍に形成されたる複数の能動素子のうちから正常な能動素子が予め定める順序で選択されて接続されることを特徴とするマトリクス素子。

【請求項2】 マトリクス状に配設される被駆動セルに、マトリクス状に配設された能動素子を選択的に接続するための製造方法において、各被駆動セル近傍に複数の能動素子が配置されるように、被駆動セルの数を超える数の能動素子を形成し、各能動素子が正常であるか否かを判定し、正常であると判定された能動素子を各被駆動セルに接続し、各被駆動セルについて順次能動素子の接続を繰返して行うことを特徴とするマトリクス素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、薄膜トランジスタ（以下「TFT」と略称する）などを用いて形成されるマトリクス素子およびその製造方法に関する。

【0002】

【従来の技術】 従来から、液晶表示素子（以下「LCD」と略称する）には、TFTを用いたアクティブマトリクス方式によるものが多く用いられている。LCDとしては、単純なマトリクス駆動によるものも用いられているけれども、表示の規模が大きくなるとクロストーク現象が顕著となり、また液晶の応答速度が遅くなってしまうので、走査電極および表示電極の数に限界がある。このため解像度の高い映像を表示することは困難である。したがって、特に大画面で高密度のカラー画像表示を行う必要があるテレビジョン受像用のLCDなどには、アクティブマトリクス方式が用いられる。

【0003】 従来からのアクティブマトリクス方式のLCDの構造を図9および図10に示す。図9は1画素についての断面図、図10は1画素についての平面図である。これらの図において、液晶層1は上側ガラス2およびガラス基板3の間に保持される。ガラス基板3上には、TFT4および画素電極5が形成される。TFT4は、ガラス基板3上を一定間隔で平行に延びるゲートバス6に接続されるゲート電極7を有する。ゲート電極7の上には酸化シリコン（ SiO_2 ）によってゲート絶縁膜8が形成される。ゲート電極7の上方には非晶質シリコン（ a-Si ）などによる半導体層9が形成される。半導体層9の両端部には、非晶質シリコンなどから成るコンタクト電極10が形成される。コンタクト電極10の上には、アルミニウム（ Al ）やモリブデン（ Mo ）

などによるソース電極11およびドレイン電極12がそれぞれ形成される。ソース電極11は、ガラス基板3上にゲートバス6と直交して配列されるデータ線13に接続される。ドレイン電極12は、画素電極5に接続される。半導体層9、コンタクト電極10、ソース電極11およびドレイン電極12は、有機絶縁膜14に覆われて保護される。上側ガラス2の表面には、共通電極15が形成される。画素電極5および共通電極15は、ITOと呼ばれる5%の酸化錫が混合された酸化インジウム膜によって形成され、光の透過率が高く、電気抵抗の低い透明導電膜となる。

【0004】

【発明が解決しようとする課題】 従来からのTFTを用いるアクティブマトリクス方式のLCDにおいては、TFT4が能動素子として画素電極5に対するスイッチング動作を行う。TFT4と画素電極5の組合せは変更不能である。LCDにおいては、広い面積にわたって高密度に画素電極5を配置することが要求され、多数のTFT4が形成される。多数のTFT4のうちの1つでも正常な動作を行うことができないと、LCDとしての表示品質が劣化する。すなわち、 m 行 n 列に配置されるTFT4が不良であれば、 m 行 n 列目の画素による表示も不良となってしまう。TFT4は、非晶質シリコン等による半導体層9を用いて形成する必要があるため、通常の集積回路など、単結晶半導体上に形成する場合よりも特性のばらつきが大きくなる。TFT4は特性のばらつきの許容範囲が比較的大きいけれども、多数のTFT4を全て正常動作可能に形成することは非常に困難である。

【0005】 従来のアクティブマトリクス方式LCDにおいては、特に大画面で高密度な表示用の場合、TFTが不良のためにLCDとしての製品歩留りが悪化しやすい。多数のTFTのうちの1つないし少数のものが動作不良であるために、LCD全体が不良となるので、LCDの製造コストは増大する。

【0006】 本発明の目的は、TFTなどの能動素子にわずかの不良が発生しても、正常に動作して製造歩留りを改善することができるマトリクス素子およびその製造方法を提供することである。

【0007】

【課題を解決するための手段】 本発明は、マトリクス状に配設される複数の被駆動セルを、マトリクス状に配設され、各被駆動セル毎に接続される能動素子によって選択的に駆動するマトリクス素子において、能動素子を被駆動セルの数を超える数だけ形成し、各被駆動セルには、近傍に形成されたる複数の能動素子のうちから正常な能動素子が予め定める順序で選択されて接続されることを特徴とするマトリクス素子である。

【0008】 また本発明は、マトリクス状に配設される被駆動セルに、マトリクス状に配設された能動素子を選択的に接続するための製造方法において、各被駆動セル

近傍に複数の能動素子が配置されるように、被駆動セルの数を超える数の能動素子を形成し、各能動素子が正常であるか否かを判定し、正常であると判定された能動素子を各被駆動セルに接続し、各被駆動セルについて順次能動素子の接続を繰返して行うことを特徴とするマトリクス素子の製造方法であり、たとえばシャッターマトリクスとマスクとの組合せ、もしくは同等の効果を奏する高速スキャン等の使用を含む。

【0009】

【作用】本発明のマトリクス素子は、マトリクス状に配設されたる複数の能動素子によって、マトリクス状に配設されたる複数の被駆動セルを選択的に駆動する。そのため各被駆動セルの近傍の複数の能動素子から、予め定める順序で正常な能動素子を選択し各被駆動セルに接続する。能動素子に一定の割合で不良が発生しても、1つの被駆動セルの近傍に形成される複数の能動素子の全部が不良である確率は非常に小さくなるので、各被駆動セルはいずれかの能動素子に接続されて選択的に駆動されることが可能となる。このようにして、製品としての不良の発生を防止し、製品歩留りを向上することができ

【0010】

【実施例】図1は、本発明の第1実施例によるLCDの部分的な平面構成を示す。LCD20には、複数の水平走査用のゲートバス21～28および垂直走査用のデータ線31～40がそれぞれ直交するように形成される。各ゲートバス21～28およびデータ線31～40は、2本ずつが近接して配置される。近接する2本のゲートバスおよびデータ線によって囲まれる領域には、能動素子であるTFT41～45、51～55、61～65、71～75が形成される。間隔が広い方のゲートバスとデータ線とによって包囲された領域には、被駆動セルで

ある画素電極46～49、56～59、66～69がそれぞれ形成される。1つの画素電極46の周囲には、4つのTFT41、42、51、52が形成される。

【0011】たとえばTFT42が不良であるとき、画素電極46にはTFT41を接続し、画素電極47にはTFT43を接続し、画素電極47～49には、TFT43～45をそれぞれ接続する。TFT41のソース電極はデータ線32に接続し、ゲート電極はゲートバス22に接続する。TFT43、44、45のソース電極はデータ線35、37、39にそれぞれ接続し、ゲート電極はゲートバス22に共通に接続する。TFT51～54については、ドレイン電極を画素電極56～59にそれぞれ接続し、ゲート電極をゲートバス24に共通接続する。ソース電極は、TFT51についてはデータ線32に、TFT52についてはデータ線34に、TFT53についてはデータ線36に、TFT54についてはデータ線38にそれぞれ接続する。他の画素電極やTFTについても同様に接続し、隣接するゲートバスおよびデータ線のうちの、間隔の広い方をワイヤボンディングなどによって共通接続し、駆動用ICなどによって駆動すれば、正常なLCDとしての表示を行うことができる。

【0012】TFT42およびTFT43の両方が不良である場合は、画素電極47には、TFT53を接続し、他の画素電極46、48、49、56～59および66～69については次表のように対応するTFTをずらして接続することによって、正常に動作するLCD20を得ることができる。

【0013】次の表1は、TFTが全て良品の場合および以上述べた各場合についての電極接続の組合せ状態を示す。

【0014】

【表1】

T F T	TFTが全て良品			TFT42が不良			TFT42,43が不良		
	画素電極	ゲートバス	データ線	画素電極	ゲートバス	データ線	画素電極	ゲートバス	データ線
41	46	22	32	46	22	32	46	22	32
42	47	22	34	×	—	—	×	—	—
43	48	22	36	47	22	35	×	—	—
44	49	22	38	48	22	37	48	22	37
45	—	—	—	49	22	39	49	22	39
51	56	24	32	56	24	32	56	24	32
52	57	24	34	57	24	34	57	24	34
53	58	24	36	58	24	36	47	23	35
54	59	24	38	59	24	38	58	24	37
55	—	—	—	—	—	—	59	24	39
61	66	26	32	66	26	32	66	26	32
62	67	26	34	67	26	34	67	26	34
63	68	26	36	68	26	36	68	26	36
64	69	26	38	69	26	38	69	26	38
65	—	—	—	—	—	—	—	—	—

【0015】図2は、図1図示の1つのTFT52近傍を詳細に示す。TFT52は、ゲートバス23、24およびデータ線33、34によって囲まれる領域に形成される。TFT52のゲート電極52gはゲートライン81、82を介してゲートバス23、24にそれぞれ接続される。TFT52のソース電極52sはソースライン83、84を介してデータ線33、34にそれぞれ接続される。TFTのドレイン電極52dは、ドレインライン85、86、87、88を介して画素電極46、47、57、56にそれぞれ接続される。各ライン81～88とゲートバス23、24、データ線33、34、画素電極46、47、57、56との間には、接続領域91～98がそれぞれ形成される。円形の領域100a、100b、100c、100dには、TFT52をそれぞれ1つずつのゲートバス、データ線および画素電極に接続するための接続領域の組合せが含まれる。

【0016】図3は、図2図示の1つの接続領域91の断面構造を示す。ガラス基板10上に形成されるゲートライン81の上部はゲート絶縁膜80および有機絶縁膜90によって覆われる。ゲート絶縁膜80および有機絶縁膜90にはスルーホール81h、81wが形成される。ゲートバス23の接続部23c上にもスルーホール23h、23wが形成される。ゲートバス23の接続部23cとドレインライン81の接続部81cとの間には導電層102が形成される。導電層102は、導電性ペ

ーストを選択的に塗布して形成する。導電層102の上には、紫外線硬化樹脂層103が形成される。紫外線硬化樹脂層103は、最終的には紫外線を照射して完全に硬化させて用いる。LCD20を製造する過程では、紫外線硬化樹脂層103は未硬化の状態とする。

【0017】図4は、図1図示のLCD20の1つの隅部の構造を示す。最下行のゲートバス110と、最左列のデータ線111は、接続されてテスト用ラインとなる。このゲートバス110は、接続領域112を介して画素電極113と接続される。ゲートバス110側にはスルーホール114が設けられる。データ線111と画素電極113、115との間には、接続領域116、117がそれぞれ設けられる。これら接続領域116、117の構造も接続領域112と同様であり、スルーホール118、119が形成されている。各スルーホール114、118、119を介する電気的接続は図3図示の構造と同様に導電層によって確保される。各画素電極は、図2図示のようにドレインライン85～88を介して相互に接続されているので、このように接続領域112、116、117を設けてテスト用のゲートバス110およびデータ線111と電気的に接続することによって、画素電極の全体がテスト用に接続されることになる。他の隅部の構造も、同様である。

【0018】個々のゲートバス21～28およびデータ線31～40は相互に絶縁されている。したがって、た

例えば図2図示のテスト用ライン110, 111に電圧を印加して、ゲート23を選択的に駆動すれば、ゲートライン23に接続される各TFTからの出力が各データ線に得られる。各データ線の出力を検出することによって、ゲートライン23に接続されるTFTが正常に動作するか否かを迅速に判定することができる。ゲートバス21~28を個々に選択して、同一バス上のTFTを個別に良否判定し、良品と判定されたTFTのみを対応する画素電極に接続する。より正確に判定するには、各ゲートラインを駆動し、ゲート・データ行列から、たと

えばコンピュータ断層法と同様の方法で逆算出すればよい。図2図示の状態ではTFT52は複数の画素電極およびラインに接続されているので、決定された接続状態となるように、選択されなかった接続は除去する必要がある。この除去のための工程は、紫外線を各接続領域に選択的に照射することによって行う。

【0019】図5は、紫外線照射用のマスク130を示す。紫外線照射用のマスク130には、図2図示の各円形の領域100a~100dと等しい面積のシャッタ131~133が形成される。各シャッタ131~133は2次元的なマトリクス状に設けられ、そのピッチは図1図示の各TFTの配列ピッチと同一である。各シャッタ131~133は、個別的に開閉可能であり、たとえばLCDマトリクスによって実現される。このようなマスク130を各シャッタ131~133が各円形の領域100a~100dのうちの1つの上に配置されるようにしてLCD20に重ね、各シャッタ131~133が所望の接続領域の組合せ上に位置するときシャッタ131~133を個別的に開き、紫外線を照射する。紫外線照射を受けた接続領域では、表面の紫外線硬化樹脂層が完全に硬化する。マスク130の位置をずらせながら紫外線の照射を繰返し、接続状態として残すことが必要な接続領域のみ紫外線によって完全に硬化させる。なおマスク130は、図4図示の接続領域112, 116, 117に対応する位置にはシャッタを設けていないので、これらの接続領域112, 116, 117は硬化しない。

【0020】次にLCD20を溶剤などによって洗浄すると、未硬化の紫外線硬化樹脂層103は溶け出し、その下側の導電層102も溶けるので、電気的接続状態が解除される。同様のことは、通常のリソグラフィにて接続領域を形成し、再度フォトリソグラフィにて接続領域を形成したマスクのネガ・ポジ反転したマスク等を用い、接続領域の潜在的断線部以外を保護露光した後、シャッターマトリクス付マスク130にて選択的に露光した後、非露光部をエッチングすることでも可能である。また、同様のことは、通常のリソグラフィにて接続領域を形成し、再度フォトリソグラフィにて潜在的断線部に一致したマスクを用い、断線部のみを高速スキャンにより選択的に露光した後、露光部をエ

ッチングすることでも可能である。

【0021】このような状態で図1図示のLCDのゲートバス21~28およびデータ線31~40を、駆動用の半導体集積回路チップ上のボンディングパッドにワイヤボンディングによって接続する際に、たとえばゲートバス22と23のような間隔の広い隣接したゲートバスやデータ線同士も電気的に接続する。このようにして接続されたLCD20は、従来のアクティブマトリクス形LCDと同様に取扱うことができ、TFTに少数の不良が生じていても正常に動作するので、製造歩留りが向上する。

【0022】図6では、本実施例によるLCD20の定めたる接続順序を示す。LCD20は、 $N+1$ 本のゲートバスペア131および $M+1$ 本のデータ線ペア132によってマトリクスが形成される。各ゲートバス131およびデータ線ペア132の交点には $(N+1) \times (M+1)$ 個のTFT133が形成される。各ゲートバスペア131とデータ線ペア132とによって囲まれる $N \times M$ 個の領域には、画素電極134が形成される。各画素電極134の4隅には、4個のTFT133が存在する。各TFT133について良否を判定し、良品のみを各画素電極134に接続する。

【0023】画素電極134のマトリクスで (m, n) の位置の4隅は、TFT133のマトリクスでは (m, n) , $(m+1, n)$, $(m+1, n+1)$, $(m, n+1)$ の位置となる。パラメータ n を1から N まで1つつ増加させ、各 n の値でパラメータ m を1から M まで1つつ増加させる。画素電極の位置 (m, n) に対して、まず (m, n) の位置のTFTが良品かつ未接続であるか否かを判断する。良品かつ未接続であれば接続することをメモリーし、パラメータ m を1増加させる。否定的であれば、 $(m+1, n)$, $(m+1, n+1)$, $(m, n+1)$ の位置のTFTについて順次同様に試みる。4つのTFTのいずれも接続することができないときは、 m が1であれば、LCD20は不良品とし、 m が1でなければ、 $(m-1, n)$ 画素に割付けられていたTFTが $(m-1, n)$ TFTもしくは $(m-1, n+1)$ TFTであれば、同様に不良品とし、さらに $(m-1, n+1)$ TFTが不良品であれば、同様にLCD20を不良品とする。不良品でなければ、 $(m-1, n)$ 画素に割付けられていたTFTを (m, n) 画素に割付け、 $(m-1, n)$ 画素には $(m-1, n+1)$ TFTを割付けなおし、パラメータ m を1増加させる。もちろん m と n を逆にしてもよい。

【0024】本実施例によれば、最終的に必要なTFTは $N \times M$ 個であるけれども、 $(N+1) \times (M+1)$ 個のTFT133を形成し、多少の不良が発生してもLCD20としては正常に動作させることができる。これに対して、従来からのアクティブマトリクス形LCDでは、 $N \times M$ 個のTFTのうちで1つでも不良品が発生す

るとLCD全体が不良になってしまう。したがって、いわゆるハイビジョン放送用などに使用可能なLCDの実現はほとんど不可能である。本実施例によれば、画素が多く大形のLCDを歩留り良く製造することができ、コスト低減を図ることができる。

【0025】図7は、本発明の第2実施例によるLCD200の部分的な平面構成を示す。図1図示の第1実施例に対応する部分には同一の参照符を付す。注目すべきは、近接してペアを形成するゲートバス21、22およびデータ線31、32の交点に、TFT41a、41b、41c、41dが形成されることである。これによって、たとえば1つの画素電極46の周囲には、TFT41c、42d、52a、51bが形成されることになる。

【0026】LCD200の製造工程では、第1実施例と同様に、各TFTをチェックする。なお、画素電極を全て接続するためのテスト用接続は、あっても無くてもよい。そのような接続が無くても、たとえば、平成4年9月28日付日本経済新聞第15面で紹介されているようなTFT-LCDの検査装置を用い、各画素電極に対するTFTをDRAMに見立てる手法で、奇数偶数データラインを同時または別々にアクセスし、それらを比較するようにしてもよい。チェックによって良品と判定されたTFTのみを画素電極に1:1に接続する。各TFTはゲートバスおよびデータ線にそれぞれ接続されている。各画素電極に対して複数の良品TFTが存在しても、余ったTFTは画素電極には接続しないようにすれば良い。

【0027】以上の実施例においては、ゲートバスおよびデータ線をそれぞれ1つだけ予備に形成しているけれども、TFTの不良品の発生が1つのゲートバスあるいはデータ線に対して高々1個程度であるときには、一方を省略することができる。さらに、本発明は画素電極をいわゆる千鳥配置にしても同様に実施可能である。

【0028】図8は、本発明の第3実施例によるLCD300の部分的な平面構成を示す。本実施例においては、画素電極と接続されていないが、ゲートバスおよびデータ線には接続されているTFTのドレイン出力端子の電位応答を、電子線ホログラフィーもしくはマイクロ探針マトリクス等にて検出する。ゲートバスおよびデータ線をペアにする必要はなくなり、かつ各画素に対するTFTの個数の制限もなくなる。すなわち、シャッターマトリクス付マスク等による選択接続法のみで本発明の目的は達せられる。

【0029】図1図示の第1実施例に対応する部分には同一の参照符を付す。注目すべきは、各ゲートバス21、22および各データ線31、32の交点に、複数のTFT41a、b、c、d；42a、b、c、d；51a、b、c、d；52a、b、c、dをそれぞれ形成し、これらのうちから良品を選択して各画素電極46、

47、56、57にそれぞれ接続することである。形成するTFTの個数は4個に限定されず、いくつでもよいことは勿論である。

【0030】また、LCDに本発明を適用する場合について説明しているけれども、エレクトロルミネッセンス（略称「EL」）や発光ダイオード（略称「LED」）パネルなどの他の表示素子や、各被駆動セルが電気エネルギーを他の物理量、たとえば熱エネルギーや機械的変位に変換して、感熱印字や3次元の立体的表示を行うような素子に本発明を適用することもできる。

【0031】

【発明の効果】以上のように本発明によれば、多数の被駆動セルを選択的に駆動するためのマトリクス素子を形成する能動素子にわずかな不良が発生しても、正常な能動素子を選択して各被駆動セルに接続することができるので、製品全体としては正常に動作させることができる可能性が大きくなり、製品歩留りを向上することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例のLCD20の一部を示す平面図である。

【図2】図1図示のTFT52の近傍を拡大して示す平面図である。

【図3】図2図示の接続領域91の概略的な断面図である。

【図4】図1図示のLCD20の1つの隅の構成を示す平面図である。

【図5】図1図示のLCD20を製造するためのマスク130の平面図である。

【図6】図1図示のTFT20を選択接続する方法を説明するための平面図である。

【図7】本発明の第2実施例によるLCD200の概略的な平面図である。

【図8】本発明の第3実施例によるLCD300の概略的な平面図である。

【図9】従来からのLCDの概略的な断面図である。

【図10】従来からのLCDの概略的な平面図である。

【符号の説明】

20、130 LCD

21～28、110、131 ゲートバス

31～40、111、132 データ線

41～45、51～55、61～65、71～75、1

33 TFT

41a～d、42a～d、51a～d、52a～d TFT

46～49、56～59、66～69、134 画素電極

81、82 ゲートライン

83、84 ソースライン

85～88 ドレインライン

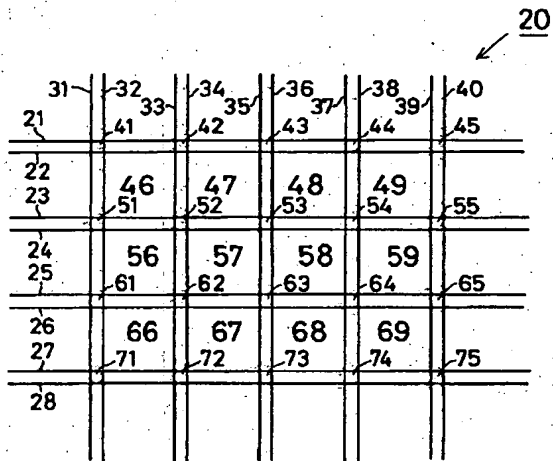
11

12

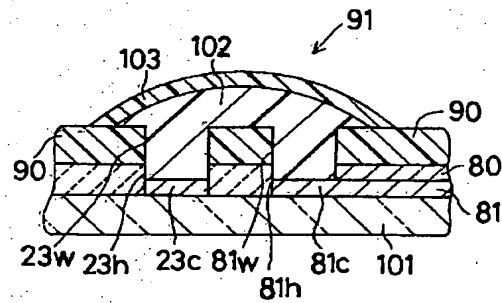
91~98, 112, 116, 117 接續領域
102 導電層

* 103 紫外線硬化樹脂層
* 130 マスク

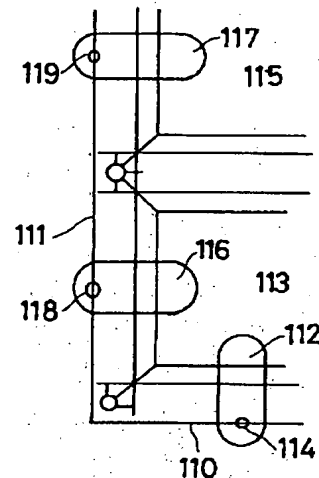
【図 1】



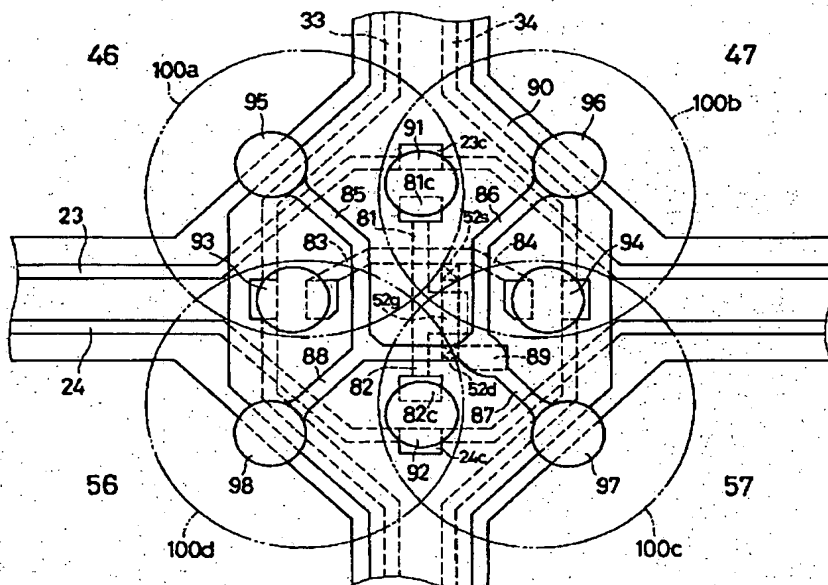
【図 3】



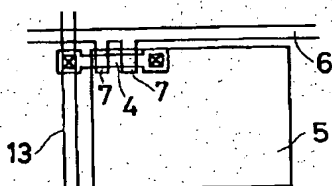
【図 4】



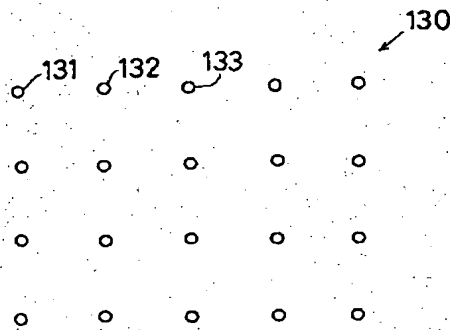
【図2】



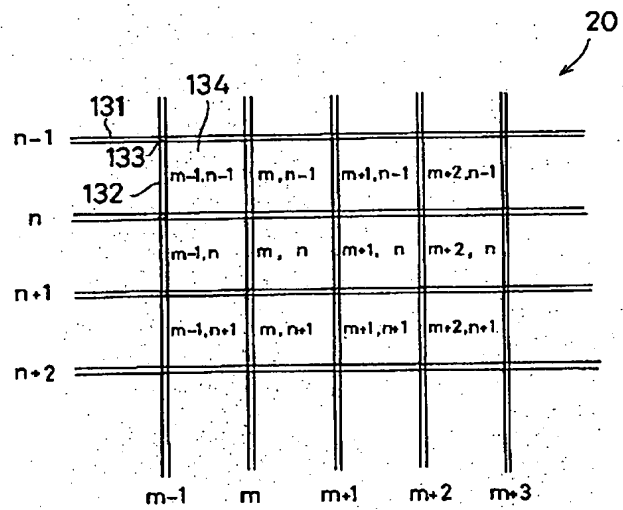
【図 1.0】



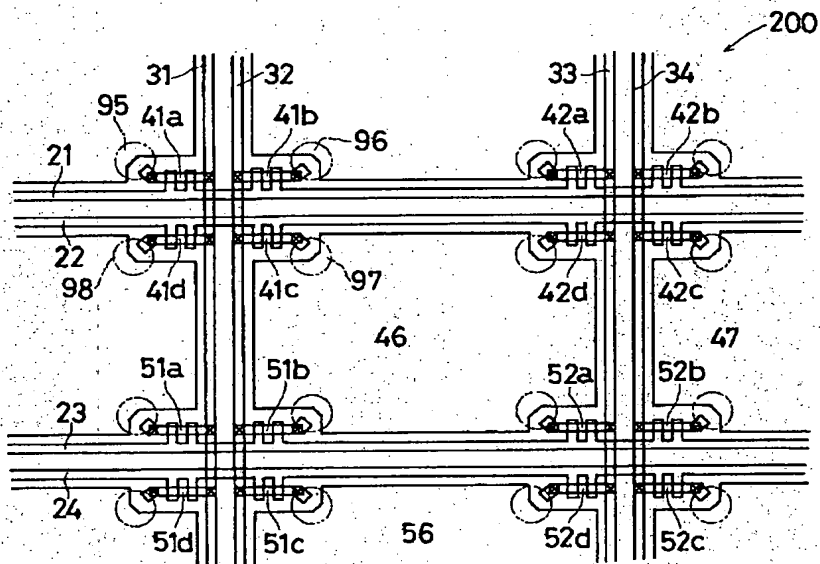
【図5】



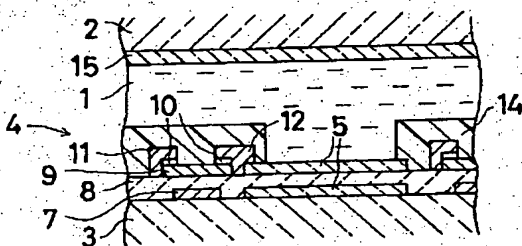
【図6】



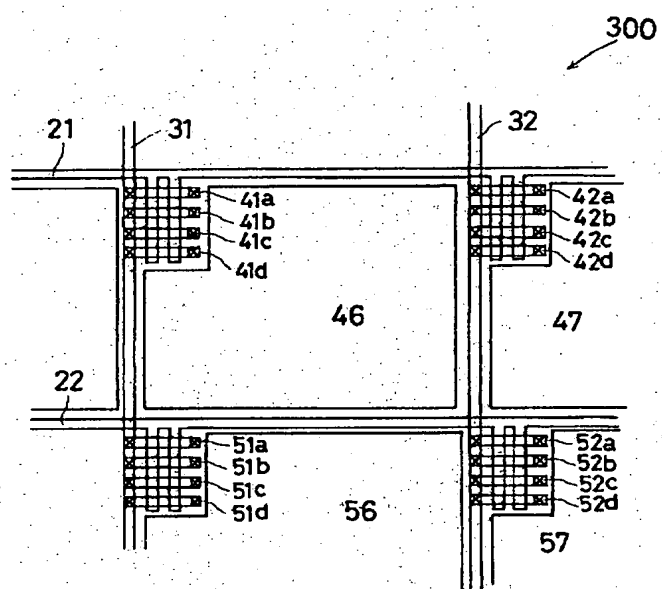
【図7】



【図9】



【図8】



フロントページの続き

(72)発明者 中川 直人

大阪府豊中市新千里北町2-24-4

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-148677

(43)Date of publication of application : 27.05.1994

(51)Int.Cl.

G02F 1/136
G02F 1/13

(21)Application number : 04-296909

(71)Applicant : NAKAGAWA NAOTO
NAKAGAWA TAKAKO
NAKAGAWA MASA
NAKAGAWA MAI

(22)Date of filing : 06.11.1992

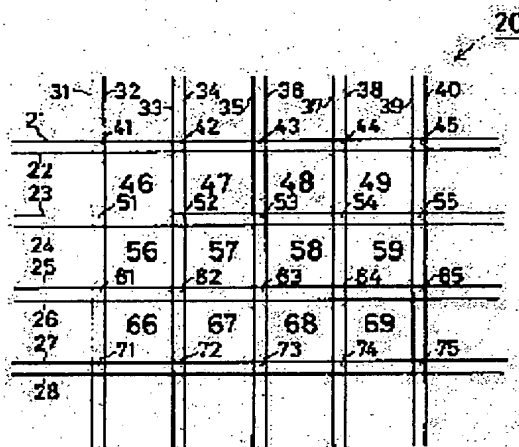
(72)Inventor : NAKAGAWA NAOTO

(54) MATRIX ELEMENT AND MANUFACTURE OF THE SAME

(57)Abstract:

PURPOSE: To improve the manufacture yield of the matrix element.

CONSTITUTION: Gates buses 21-28 and data lines 31-40 are arranged adjacently two by two. TFT 52 are formed at the intersections of the adjacently arranged gates buses 23 and 24 and data lines 33 and 34. The TFT 52 can be connected to any one of four picture element electrodes 46, 47, 57 and 56. TFT 41, 42... judged nondefective are connected to the respective picture element electrodes 46, 47.... When connecting the TFT 52 to the picture element electrode 57, the TFT 52 is connected to either the gate bus 23 or 24 and either the data line 33 or 34. The gate buses 24 and 25 and the data lines 34 and 35, for example, adjacent with an interval are electrically connected in the final process.



LEGAL STATUS

[Date of request for examination] 06.11.1992

[Date of sending the examiner's decision of rejection] 22.08.1995

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Matrix component characterized by to be chosen in the sequence which only the number which exceeds the number of driven cels for an active element in the matrix component alternatively driven by the active element which is arranged in the driven cel arranged by the shape of a matrix by the shape of a matrix, and is connected for every driven cel is formed, it is formed in near at each driven cel, and an active element normal from the inside of the active element of slack plurality defines beforehand, and to connect.

[Claim 2] In the manufacture approach for connecting alternatively the active element arranged in the shape of a matrix to the driven cel arranged in the shape of a matrix A number exceeding the number of driven cels of active elements are formed so that two or more active elements may be arranged near [a driven cel] each. The manufacture approach of the matrix component characterized by connecting to each driven cel the active element judged whether each active element would be normal and judged that is normal, and carrying out by repeating connection of an active element one by one about each driven cel.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the matrix component formed using a thin film transistor (it is called "TFT" for short below) etc., and its manufacture approach.

[0002]

[Description of the Prior Art] From the former, many things to depend on the active matrix which used TFT are used for the liquid crystal display component (it is called "LCD" for short below). Since a cross talk phenomenon will become remarkable and the speed of response of liquid crystal will become slow if the scale of a display becomes large although what is depended on a simple matrix drive as LCD is used, a limitation is in the number of a scan electrode and display electrodes. For this reason, it is difficult to display an image with high resolution. Therefore, an active matrix is used for LCD for television televising which needs to perform the color picture display of high density especially by the big screen.

[0003] The structure of LCD of the active matrix from the former is shown in drawing 9 and drawing 10. Drawing 9 is a sectional view about 1 pixel, and drawing 10 is a top view about 1 pixel. In these drawings, the liquid crystal layer 1 is held between top glass 2 and a glass substrate 3. On a glass substrate 3, TFT4 and the pixel electrode 5 are formed. TFT4 has the gate electrode 7 connected to the gate bus 6 which extends in parallel at fixed spacing in a glass substrate 3 top. On the gate electrode 7, gate dielectric film 8 is formed with silicon oxide (SiO₂). The semi-conductor layer 9 by amorphous silicon (a-Si) etc. is formed above the gate electrode 7. The contact electrode 10 which consists of amorphous silicon etc. is formed in the both ends of the semi-conductor layer 9. On the contact electrode 10, the source electrode 11 and the drain electrode 12 by aluminum (aluminum), molybdenum (Mo), etc. are formed, respectively. The source electrode 11 is connected to the data line 13 arranged by intersecting perpendicularly with the gate bus 6 on a glass substrate 3. The drain electrode 12 is connected to the pixel electrode 5. The semi-conductor layer 9, the contact electrode 10, the source electrode 11, and the drain electrode 12 are covered with and protected by the organic compound insulator 14. The common electrode 15 is formed in the front face of top glass 2. The pixel electrode 5 and the common electrode 15 are formed with the indium oxide film with which 5% of tin oxide called ITO was mixed, and its permeability of light is high and they serve as transparence electric conduction film with low electric resistance.

[0004]

[Problem(s) to be Solved by the Invention] In LCD of the active matrix using TFT from the former, TFT4 performs switching operation to the pixel electrode 5 as an active element. The combination of TFT4 and the pixel electrode 5 cannot be changed. In LCD, it is required that the pixel electrode 5 should be arranged to high density covering a large area, and much TFT4 is formed. If at least one normal actuation in much TFT(s) cannot be performed, the display quality as LCD will deteriorate. That is, if TFT4 arranged at a m line n train is poor, the display by the pixel of eye a m line n-train will also be a defect. Since it is necessary to form TFT4 using the semi-conductor layer 9 by amorphous silicon etc., dispersion in a property becomes large rather than the case where it forms on single crystal semiconductors, such as the usual integrated circuit. Although

TFT(ing) [4] has the comparatively large tolerance of dispersion in a property, it is very difficult to TFT to form all of a majority of TFT4 possible [normal actuation].

[0005] In for a high-density display, in the conventional active-matrix LCD, the product yield as LCD tends to get worse [TFT] especially by the big screen for a defect. Since one thru/or a small number of thing of much TFT(s) is a malfunction and the whole LCD becomes poor, the manufacturing cost of LCD increases.

[0006] The purpose of this invention is offering the matrix component which can operate normally and can improve the manufacture yield, and its manufacture approach, even if few defects occur in active elements, such as TFT.

[0007]

[Means for Solving the Problem] In the matrix component which drives alternatively two or more driven cels in which this invention is arranged in the shape of a matrix by the active element which is arranged in the shape of a matrix and connected for every driven cel It is the matrix component characterized by choosing and connecting in the sequence which only the number exceeding the number of driven cels forms an active element, it is formed in near at each driven cel, and an active element normal [from] defines beforehand among the active elements of slack plurality.

[0008] Moreover, this invention is set to the manufacture approach for connecting alternatively the active element arranged in the shape of a matrix to the driven cel arranged in the shape of a matrix. A number exceeding the number of driven cels of active elements are formed so that two or more active elements may be arranged near [a driven cel] each. The active element judged whether each active element would be normal and judged that is normal is connected to each driven cel. It is the manufacture approach of the matrix component characterized by repeating connection of an active element and performing it one by one about each driven cel, for example, use of high speed scanning which does so the combination of a shutter matrix and a mask or equivalent effectiveness is included.

[0009]

[Function] The matrix component of this invention is arranged in the shape of a matrix, is arranged by the active element of slack plurality in the shape of a matrix, and drives the driven cel of slack plurality alternatively by it. Therefore, a normal active element is chosen from two or more active elements near each driven cel in the sequence defined beforehand, and it connects with each driven cel. Since the probability for all of two or more active elements formed near the one driven cel to be poor becomes very small even if a defect occurs at a fixed rate in an active element, each driven cel becomes possible [connecting with one of active elements and driving alternatively]. Thus, generating of the defect as a product can be prevented and the product yield can be improved.

[0010]

[Example] Drawing 1 shows the partial flat-surface configuration of LCD by the 1st example of this invention. It is formed in LCD20 so that the gate buses 21-28 for two or more horizontal scannings and the data lines 31-40 for vertical scannings may intersect perpendicularly, respectively. Two approach at a time and each gate buses 21-28 and the data lines 31-40 are arranged. TFT 41-45 which is an active element, 51-55, 61-65, and 71-75 are formed in the field surrounded by two the approaching gate buses and the data lines. The pixel electrodes 46-49 which are driven cels, 56-59, and 66-69 are formed in the field surrounded by a gate bus and the data line with larger spacing, respectively. Four TFT(s) 41, 42, 51, and 52 are formed in the perimeter of one pixel electrode 46.

[0011] For example, when TFT42 is poor, TFT41 is connected to the pixel electrode 46, TFT43 is connected to the pixel electrode 47, and TFT 43-45 is connected to the pixel electrodes 47-49, respectively. The source electrode of TFT41 is connected to the data line 32, and a gate electrode is connected to the gate bus 22. It connects with the data lines 35, 37, and 39, respectively, and the source electrode of TFT 43, 44, and 45 connects a gate electrode to the gate bus 22 in common. About TFT 51-54, a drain electrode is connected to the pixel electrodes 56-59, respectively, and common connection of the gate electrode is made into the gate bus 24. a source electrode -- TFT51 -- the data line 32 -- about TFT52, it connects with the data line 36 about TFT53, and connects [TFT /54] with the data line 34 at the data line 38, respectively. If it

connects similarly about other pixel electrodes and TFT(s), common connection of the one of an adjoining gate bus and the data lines where spacing is larger is made by wirebonding etc. and it drives by IC for a drive etc., the display as normal LCD can be performed.

[0012] When both TFT42 and TFT43 are poor, LCD20 which operates normally can be obtained by connecting TFT53, shifting TFT which corresponds as shown in degree table to the pixel electrode 47, and connecting with it about other pixel electrodes 46, 48, 49, 56-59, and 66-69.

[0013] The next table 1 shows the combination condition of the electrode connection about each **** described above, when all TFT(s) are excellent articles.

[0014]

[Table 1]

TFT	TFTが全て良品			TFT42が不良			TFT42,43が不良		
	画素電極	ゲートバス	データ線	画素電極	ゲートバス	データ線	画素電極	ゲートバス	データ線
41	46	22	32	46	22	32	46	22	32
42	47	22	34	×	—	—	×	—	—
43	48	22	36	47	22	35	×	—	—
44	49	22	38	48	22	37	48	22	37
45	—	—	—	49	22	39	49	22	39
51	56	24	32	56	24	32	56	24	32
52	57	24	34	57	24	34	57	24	34
53	58	24	36	58	24	36	47	23	35
54	59	24	38	59	24	38	58	24	37
55	—	—	—	—	—	—	59	24	39
61	66	26	32	66	26	32	66	26	32
62	67	26	34	67	26	34	67	26	34
63	68	26	36	68	26	36	68	26	36
64	69	26	38	69	26	38	69	26	38
65	—	—	—	—	—	—	—	—	—

[0015] Drawing 2 shows one TFT [about 52] of the drawing 1 illustration to a detail. TFT52 is formed in the field surrounded by the gate buses 23 and 24 and the data lines 33 and 34. 52g of gate electrodes of TFT52 is connected to the gate buses 23 and 24 through the gate lines 81 and 82, respectively. 52s of source electrodes of TFT52 is connected to the data lines 33 and 34 through the source lines 83 and 84, respectively. 52d of drain electrodes of TFT is connected to the pixel electrodes 46, 47, 57, and 56 through the drain lines 85, 86, 87, and 88, respectively. Between each Rhine 81-88, and the gate buses 23 and 24, the data lines 33 and 34 and the pixel electrodes 46, 47, 57, and 56, the connection fields 91-98 are formed, respectively. In the circular fields 100a, 100b, 100c, and 100d, the combination of the connection field for connecting TFT52 to every one gate bus, data line, and pixel electrode, respectively is included.

[0016] Drawing 3 shows the cross-section structure of one connection field 91 of the drawing 2 illustration. The upper part of the gate line 81 formed on a glass substrate 10 is covered with gate dielectric film 80 and an organic compound insulator 90. Through holes 81h and 81w are formed in gate dielectric film 80 and an organic compound insulator 90. Through holes 23h and 23w are formed also on connection 23c of the gate bus 23. A conductive layer 102 is formed between connection 23c of the gate bus 23, and connection 81c of the drain line 81. A conductive layer 102

applies a conductive paste alternatively, and forms it. UV-cured resin layer 103 is formed on a conductive layer 102. Finally, UV-cured resin layer 103 irradiates ultraviolet rays, is stiffened completely, and is used. UV-cured resin layer 103 is made into the condition of not hardening, in the process in which LCD20 is manufactured.

[0017] Drawing 4 shows the structure of one corner of LCD20 of the drawing 1 illustration. It connects and the gate bus 110 of the lowest line and the data line 111 of a leftmost train serve as Rhine for a test. This gate bus 110 is connected with the pixel electrode 113 through the connection field 112. A through hole 114 is established in the gate bus 110 side. Between the data line 111 and the pixel electrode 113,115, the connection field 116,117 is formed, respectively. The structure of these connection field 116,117 is the same as that of the connection field 112, and the through hole 118,119 is formed. The electrical installation through each through hole 114,118,119 is secured by the conductive layer like the structure of the drawing 3 illustration. Since each pixel electrode is mutually connected through the drain lines 85-88 like the drawing 2 illustration, the whole pixel electrode will be connected to a test by forming the connection field 112,116,117 in this way, and connecting with the gate bus 110 for a test, and the data line 111 electrically. The same is said of the structure of other corners.

[0018] Each gate buses 21-28 and data lines 31-40 are insulated mutually. Therefore, if an electrical potential difference is impressed, for example to Rhine 110,111 for a test of the drawing 2 illustration and the gate 23 is driven alternatively, each output from TFT connected to the gate line 23 will be obtained by each data line. By detecting the output of each data line, it can judge quickly whether TFT connected to the gate line 23 operates normally. The gate buses 21-28 are chosen separately, the quality judging of the TFT on the same bus is carried out according to an individual, and only TFT judged to be an excellent article is connected to a corresponding pixel electrode. What is necessary is to drive each gate line and just to reverse-compute, for example by computerized transaxial tomography and the same approach from a gate data matrix, in order to judge to accuracy more. Since TFT52 is connected to two or more pixel electrodes and Rhine in the condition of the drawing 2 illustration, it is necessary to remove the connection which was not chosen so that it may be in the determined connection condition. The process for this removal is performed by irradiating ultraviolet rays alternatively to each connection field.

[0019] Drawing 5 shows the mask 130 for UV irradiation. The shutters 131-133 of an area equal to the fields 100a-100d of each round shape of the drawing 2 illustration are formed in the mask 130 for UV irradiation. Each shutters 131-133 are formed in the shape of [two-dimensional] a matrix, and the pitch of them is the same as that of each array pitch of TFT of the drawing 1 illustration. Each shutters 131-133 can be opened and closed individually, for example, are realized by the LCD matrix. Such a mask 130 is put on LCD20, as it is arranged on one of each shutters 131-133 of whose being the fields 100a-100d of each round shape, when each shutters 131-133 are located on the combination of a desired connection field, shutters 131-133 are opened individually, and ultraviolet rays are irradiated. In the connection field which received UV irradiation, a surface UV-cured resin layer hardens completely. The exposure of ultraviolet rays is repeated being able to shift the location of a mask 130, and only the connection field where to leave as a connection condition is required is completely stiffened by ultraviolet rays. In addition, since the shutter is not formed in the location corresponding to the connection field 112,116,117 of the drawing 4 illustration, a mask 130 does not harden these connection fields 112,116,117.

[0020] Next, if a solvent etc. washes LCD20, since non-hardened UV-cured resin layer 103 will begin to melt and the conductive layer 102 of the bottom will also melt, an electrical installation condition is canceled. The same thing can also etch a non-exposed area, after exposing alternatively with the mask 130 with the shutter matrix after carrying out protection exposure of except for the potential open-circuit section of a connection field using the mask in which the mask which formed the connection field with the usual photolithography, performed photoresist spreading again and formed the connection field carried out negative positive reversal. Moreover, the same thing can also etch the exposure section, after exposing only the open-circuit section alternatively by high speed scanning using the mask which formed the connection field with the usual lithography, performed photoresist spreading again, and was in agreement with the potential open-circuit section.

[0021] In case the gate buses 21-28 and the data lines 31-40 of LCD of the drawing 1 illustration in such the condition are connected to the bonding pad on the semiconductor integrated circuit chip for a drive by wirebonding, the large adjoining gate bus and the large adjoining data lines of spacing like the gate buses 22 and 23 are also connected electrically. Thus, since connected LCD20 operates normally even if it can deal with it like the conventional active-matrix form LCD and a small number of defect arises in TFT, its manufacture yield improves.

[0022] By drawing 6, LCD20 by this example sets and slack connection sequence is shown. As for LCD20, a matrix is formed of $N+1$ gate bus pair 131 and the $M+1$ data-line pair 132. TFT133 of x ($M+1$) individual is formed in the intersection of each gate bus 131 pair and the data-line pair 132 ($N+1$). The pixel electrode 134 is formed in the field of the $N \times M$ individual surrounded by each gate bus pair 131 and the data-line pair 132. Four TFT(s)133 exist in four corners of each pixel electrode 134. A quality is judged about each TFT133 and only an excellent article is connected to each pixel electrode 134.

[0023] Four corners of the location of (m, n) serve as a location of (m, n) , $(m+1, n)$, $(m+1, n+1)$, and $(m, n+1)$ by the matrix of TFT133 by the matrix of the pixel electrode 134. You make it increase Parameter n at a time by one from 1 to N , and make it increase Parameter m at a time by one from 1 to M with n value each. It judges the excellent article and whether TFT of a location [first / (m, n)] has been connected to the location (m, n) of a pixel electrode. If it has not connected [an excellent article and], memory of connecting will be carried out and 1 **** of Parameters m will be carried out. If negative, it will try similarly one by one about TFT of the location of $(m+1, n)$, $(m+1, n+1)$, and $(m, n+1)$. When neither of four TFT(s) can be connected If TFT which LCD20 considered as the defective when m was 1, and was assigned to the pixel $(m-1, n)$ when m was not 1 is TFT $(m-1, n)$ or $(m-1, n+1)$ TFT It considers as a defective similarly, and if TFT is a defective further $(m-1, n+1)$, let LCD20 be a defective similarly. If it is not a defective, allocation and a pixel $(m-1, n)$ $(m-1, n+1)$ will be made to make [TFT currently assigned to the pixel $(m-1, n)$] 1 **** of allocation repair and Parameters m a pixel (m, n) for TFT. It is good even if reverse [in m and n], of course.

[0024] According to this example, finally, although required TFT is a $N \times M$ individual, TFT133 of x ($N+1$) ($M+1$) individual is formed, and even if some defects occur, it can be normally operated as LCD20. On the other hand, in the active-matrix form LCD from the former, if at least one defective is generated among TFT(s) of a $N \times M$ individual, the whole LCD will become a defect. Therefore, implementation of LCD usable to the so-called high-definition television broadcasting is almost impossible. According to this example, a pixel can manufacture many large-sized LCD with the sufficient yield, and can plan cost reduction.

[0025] Drawing 7 shows the partial flat-surface configuration of LCD200 by the 2nd example of this invention. The same reference mark is given to the part corresponding to the 1st example of the drawing 1 illustration. it should observe — it is that TFT(s) 41a, 41b, 41c, and 41d are formed in the intersection of the gate buses 21 and 22 which approach and form a pair, and the data lines 31 and 32. Of this, TFT(s) 41c, 42d, 52a, and 51b will be formed in the perimeter of one pixel electrode 46.

[0026] In the production process of LCD200, each TFT is checked like the 1st example. In addition, there may be connection for a test for connecting all pixel electrodes, or there may be. [no] Even if there is such no connection, an odd number even number data line is accessed simultaneously or separately, and you may make it compare them for example, using the test equipment of TFT-LCD which is introduced in the 15th page of Nihon Keizai Shimbun on September 28, Heisei 4 by the technique of likening TFT to each pixel electrode with DRAM. Only TFT judged by the check to be an excellent article is connected to a pixel electrode 1:1. Each TFT is connected to a gate bus and the data line, respectively. What is necessary is just to make it not connect surplus TFT to a pixel electrode, even if two or more excellent articles TFT exist to each pixel electrode.

[0027] In the above example, although a gate bus and the data line are formed in detail beforehand only one, respectively, when generating of the defective of TFT is at most about one piece to one gate bus or the data line, one side can be omitted. Furthermore, even if this invention makes a pixel electrode the so-called alternate arrangement, it can be carried out similarly.

[0028] Drawing 8 shows the partial flat-surface configuration of LCD300 by the 3rd example of this invention. In this example, although it does not connect with the pixel electrode, to a gate bus and the data line, the potential response of the drain output terminal of TFT connected is detected in an electron beam holography or a micro probe matrix. It becomes unnecessary to make a gate bus and the data line into a pair, and a limit of the number of TFT to each pixel is also lost. That is, the purpose of this invention is reached only in selection continuation with a mask with a shutter matrix etc.

[0029] The same reference mark is given to the part corresponding to the 1st example of the drawing 1 illustration. it should observe -- each gate buses 21 and 22 and the intersection of each data lines 31 and 32 -- two or more TFT41a, b and c, d;42a, b and c, d;51a, b and c, d;52a, and b, c and d -- respectively -- forming -- among these -- since -- it is choosing an excellent article and connecting with each pixel electrodes 46, 47, 56, and 57, respectively. The number of TFT to form is not limited to four pieces, but the thing good without limit is natural.

[0030] Moreover, although the case where this invention is applied to LCD is explained, this invention is also applicable to other display devices, such as electroluminescence (abbreviated name "EL") and a light emitting diode (abbreviated name "LED") panel, and a component which each driven cel changes electrical energy into other physical quantity, for example, heat energy, and mechanical displacement, and performs sensible-heat printing and the three-dimensional display of a three dimension.

[0031]

[Effect of the Invention] Since a normal active element can be chosen and it can connect with each driven cel according to this invention as mentioned above even if few defects to the active element which forms the matrix component for driving many driven cels alternatively occur, possibility that it can be made to operate normally as the whole product becomes large, and can improve the product yield.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view showing a part of LCD20 of the 1st example of this invention.

[Drawing 2] It is the top view in which it is expanded and shown near TFT52 of the drawing 1 illustration.

[Drawing 3] It is the rough sectional view of the connection field 91 of the drawing 2 illustration.

[Drawing 4] It is the top view showing the configuration of one corner of LCD20 of the drawing 1 illustration.

[Drawing 5] It is the top view of the mask 130 for manufacturing LCD20 of the drawing 1 illustration.

[Drawing 6] It is a top view for explaining how making selection connection of TFT20 of the drawing 1 illustration.

[Drawing 7] It is the rough top view of LCD200 by the 2nd example of this invention.

[Drawing 8] It is the rough top view of LCD300 by the 3rd example of this invention.

[Drawing 9] It is the rough sectional view of LCD from the former.

[Drawing 10] It is the rough top view of LCD from the former.

[Description of Notations]

20,130 LCD

21-28,110,131 Gate bus

31-40,111,132 Data line

41-45, 51-55, 61-65, 71-75,133 TFT

41 a-d, 42 a-d, 51 a-d, 52 a-d TFT

46-49, 56-59, 66-69,134 Pixel electrode

81 82 Gate line

83 84 Source line

85-88 Drain line

91-98,112,116,117 Connection field

102 Conductive Layer

103 UV-cured Resin Layer

130 Mask

[Translation done.]